

Evirici Topolojileri ve Gelişimleri Üzerine Bir İnceleme

A Review on Inverter Topologies and Developments

İlhami ÇOLAK¹, Ersan KABALCI²

¹Teknik Eğitim Fakültesi, Elektrik Eğitimi Bölümü
Gazi Üniversitesi
icolak@gazi.edu.tr

²Hacı Bektaş Veli Meslek Yüksekokulu
Nevşehir Üniversitesi
ekabalcı@gazi.edu.tr

Özet

Statik güç eviricilerinin temel görevi, bir DA güç kaynağı kullanarak çıkışta AA dalga şekli üretmektir. Elde edilen çıkış dalga şekli; kesintisiz güç kaynakları (KGK), statik var kompanzatorlar, aktif filtreler, esnek AA iletim sistemleri (FACTS) ve gerilim kompanzatorları gibi sayısız uygulamada kullanılmaya uygundur. AA çıkış dalga şekli için; genlik, frekans ve faz gibi parametreler kontrol edilebilir olmalıdır. Çıkış dalga şekline göre eviriciler, gerilim kaynaklı eviriciler (VSI) ve akım kaynaklı eviriciler (CSI) olarak sınıflandırılırlar. Birçok endüstriyel uygulamada VSI eviriciler yaygın olarak kullanılmaktadır ve buna ek olarak, güç gereksinimlerine göre yeni topolojiler geliştirilmiştir.

Bu çalışmada, evirici topolojileri ve literatürde yer alan güncel yapıları incelenmiştir. Evirici topolojilerinin değerlendirilmesinde yer aldıkları güç sınıflarının gereksinimleri de göz önünde bulundurulmuştur.

Abstract

The main objective of static power inverters is to produce an AC output waveform from a DC power supply. These AC type waveforms are appropriate for different applications such as uninterruptible power supplies (UPS), static var compensators, active filters, flexible AC transmission systems (FACTS), and voltage compensator. For sinusoidal AC outputs, the magnitude, frequency, and phase should be controllable. According to the type of output waveform, the inverters can be considered as voltage source inverters (VSIs) and current source inverters (CSIs). The voltage source inverters (VSIs) are widely used in many industrial applications and in addition to this, novel topologies are improved for power requirements.

In this study, inverter topologies and actual configurations in literature are reviewed. Requirements of power classes are considered to evaluate the inverter topologies.

1. Giriş

Gerilim kaynaklı eviriciler, girişindeki DA güç kaynağını kullanarak çıkışında genlik ve frekansı kontrol edilebilen AA çıkış gerilimi üretirler. Anahtarlama mod DA-AA eviriciler ya da statik güç dönüştürücüleri, özellikle eviriciler güç anahtarlama elemanlarından oluşurlar ve kesintisiz güç kaynakları (KGK), AA motor sürücüleri gibi endüstriyel uygulamalarda yaygın olarak kullanılırlar. VSI eviricilerde, anahtarlama elemanları girişteki DA kaynaktan dolayı sürekli olarak ileri-anahtarlama bölgesinde çalışmaktadır. Bu nedenle; BJT, GTO, IGBT ve güç mosfetleri gibi kendinden kontrollü ileri anahtarlama ya da asimetrik engelleme özelliği olan anahtarlama elemanları eviricilerde kullanıma uygundur [1,2,4]. Bir evirici oluşturmak için kullanılan en temel yöntem, güç köprüsünün herhangi bir modülasyon tekniği ile kontrol edildiği köprü tipi eviricidir. Bu yöntemde girişte düşük bir DA gerilim kullanılması durumunda, eviricinin maliyetinin ve hacminin artması gibi bir dezavantajı vardır. Halbuki, bir çok uygulamada eviricinin küçük boyutlarda ve hafif olması önemlidir. Evirici devreler, güç gereksinimlerine ve çıkış gerilimlerine göre bir fazlı ya da üç fazlı olarak tasarlanırlar. Düşük güç gerektiren uygulamalarda tek fazlı eviriciler yeterli olurken, orta ve yüksek güç uygulamalarında üç fazlı eviriciler kullanılmaktadır. Evirici devreler, gerek kontrolleri ve gerekse tasarımları açısından aşağıda belirtilen üç ayrı kategori altında incelenmektedir [1-6];

- Darbe genişlik modüleli (DGM) eviriciler: Bu eviricilerde, hat gerilimini doğrultmak için kullanılan bir doğrultucu ile giriş DA geriliminin değeri sabit tutulmaktadır. Bu nedenle evirici, çıkış gerilimini ve frekansını kontrol etmektedir. Eviricinin kontrol işlemi, anahtarlama elemanlarına uygulanan DGM işaretleri ile gerçekleştirildiğinden bu eviriciler DGM kontrollü evirici olarak adlandırılır.
- Kare dalga eviriciler: Bu evirici topolojisinde, girişteki DA gerilim, AA çıkış geriliminin genliğini kontrol etmek için denetlenir. Dolayısıyla evirici çıkış geriliminin frekansını kontrol etmek zorundadır. Evirici çıkışında

elde edilen AA gerilim kare dalgaya benzediğinden dolayı bu tip eviriciler, kare dalga evirici olarak tanımlanırlar.

- Gerilim bastırılmalı tek faz eviriciler: Tek faz çıkış durumunda eviricinin çıkış gerilimi ve frekansını kontrol etmek mümkündür. Bu topolojide, evirici girişi sabit bir DA kaynaktır ve evirici anahtarları DGM ile kontrol edilmemektedir. Bu nedenle eviricinin çıkış gerilimi bir kare dalga şeklindedir. Bu yöntem, önceki iki tekniğin kombinasyonu olarak değerlendirilebilir.

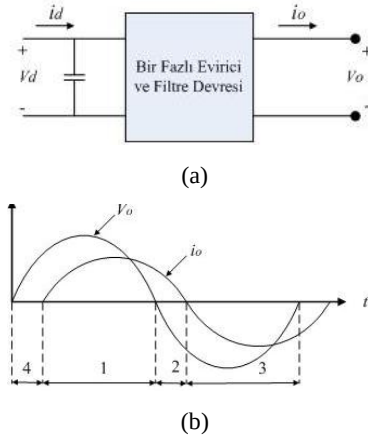
Bu çalışmada, bir ve üç fazlı eviriciler gerilim ve akım kaynaklı alternatifleriyle incelenmiştir. Çıkış sinyaline göre sınıflandırmanın yanı sıra, sinyalin iyileştirilmesi için kullanılan yapılar da ele alınmıştır.

2. Evirici Topolojileri

Bir fazlı eviriciler, düşük güç ve gerilim sınıfında olmakla birlikte bir fazlı KKG uygulamalarında yaygın olarak kullanılır. Üç fazlı eviriciler, bir fazlı eviricilerin aksine orta ve yüksek güç/gerilim uygulamaları için daha uygun çözümler sunmaktadır. Her iki grup da çıkış geriliminin faz, genlik ve frekans değerlerinin kontrol edilmesinde etkili olan çeşitli topolojiler sonucunda geliştirilmiştir. Çok seviyeli eviriciler, düşük elektromanyetik (EMI) gürültüsüne sahip olmaları ve düşük frekanslardaki kontrollerinde yüksek etkinlik sağlamalarından dolayı güç elektroniği uygulamalarında geniş bir kullanım alanına sahiptir. Bununla birlikte, çok seviyeli eviriciler, diğer topolojilere göre çıkış geriliminde daha düşük dv/dt oranına sahiptir [5,6].

2.1. Bir Fazlı Eviriciler

Bir fazlı eviriciler, yarım köprü ve tam köprü olarak iki ayrı topolojiye sahiptir. Bir fazlı eviricilerin genel yapısı için Şekil 1'de görülen blok diyagram ve çıkış sinyal şekilleri incelenebilir.



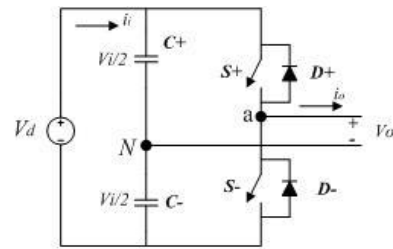
Şekil 1: Bir fazlı anahtarlama mod evirici (a) blok diyagram, (b) çıkış sinyalleri

Eviricinin endüktif bir yük olarak bir AA motoru beslediği kabul edilirse, bu durumda çıkış akımının şekilde görüldüğü gibi gerilimden geride kalması doğaldır. Eviricinin çalışma modları, Şekil 1.b'deki 1 ve 3 aralıklarında güç akışı DA taraftan AA tarafa yani evirici modunda, 2 ve 4 aralıklarında ise AA taraftan DA tarafa yani doğrultucu modundadır. Bir fazlı eviricinin temel yapısı, yarım dalga ve tam dalga köprüler

ile incelenmektedir.

2.1.1. Yarım dalga köprüler

Bir fazlı evirici topolojilerinin temeli olan bir yarım dalga evirici Şekil 2'de görülmektedir. Bu topolojide, her birisi sabit bir gerilim değerine ($V_i/2$) sahip iki kondansatör eviricinin nötr çıkışını oluşturmaktadır. Eviricinin çalışması esnasında oluşacak harmoniklerin düşük dereceli olması için C_+ ve C_- kondansatörlerinin yüksek değerde seçilmesi gerekmektedir. Eviricinin yapısından da anlaşılacağı üzere her bir anahtarlama süresinde S_+ ve S_- anahtarlarından sadece bir tanesi iletim durumunda olmalıdır. Buna göre eviricide, her bir anahtarın ayrı ayrı iletimde olduğu 2 durum ve her ikisinin de kesimde olduğu durum olmak üzere 3 ayrı anahtarlama durumu söz konusudur. Belirsizliğin söz konusu olduğu 3. anahtarlama süresinde DA besleme hattının kısa devre olmasını engellemek için taşıyıcı DGM tekniği ile anahtarlama elemanı seçilmektedir.



Şekil 2: Bir fazlı yarım dalga köprü evirici

Bu modülasyon tekniğinde modüle edici bir sinüs işaret (V_m) ile taşıyıcı üçgen (V_c) işaret karşılaştırılarak DGM işaretleri elde edilir. Bu işaretlerin genliklerinin oranı modülasyon indeksi (m_a) olarak ifade edilir ve çıkış geriliminin değeri modülasyon indeksi ile doğru orantılıdır.

$$m_a = \frac{V_m}{V_c} \quad (1)$$

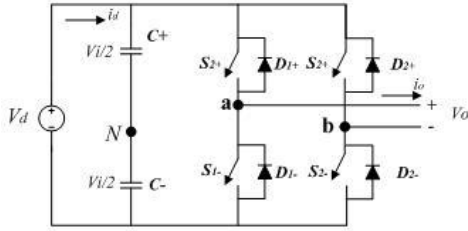
$$V_o = V_{aN} = \frac{V_d}{2} m_a \quad (2)$$

DGM modülasyonu için belirleyici olan modülasyon indeksinin 1'den küçük olduğu doğrusal aralıkta kazanç değeri $1/2$ iken, bu değer 1 ile 4 arasında yer aldığı aşırı modülasyon aralığında kazanç giriş geriliminin $4/\pi$ katına kadar yükselecektir. Modülasyon indeksinin 4'ten büyük olduğu aralık ise kare dalga bölgesidir. Eviricinin çıkışındaki harmonik bileşenlerinin engellenmesi için kullanılacak olan kontrol yöntemi ise seçmeli harmonik bastırma olarak adlandırılmaktadır [1,2,7,8]. Bu yöntemde, bastırılmak istenen harmonikler belirlenip iterasyon algoritması ile anahtarlama açıları hesaplanır. Bu yöntem günümüzde çok seviyeli eviricilerde kullanılan bir kontrol şemasıdır.

2.1.2. Tam dalga köprüler

Tam dalga köprü evirici, Şekil 3'te görüldüğü gibi iki ayrı yarım dalga evirici ile oluşturulmaktadır. Yarım köprü topoloji, iki seviyeli çıkış gerilimi üretmek için kullanılan temel topolojidir. Bu topolojide girişte orta uçlu bir gerilim kaynağının bulunması gereklidir. Öte yandan, tam-köprü topoloji iki seviyeli ve üç seviyeli çıkış dalga şekli üretmek

için kullanılmaktadır. Eviricinin 2. anahtarlama hattı, yük için nötr noktasını belirler. H-köprüsü olarak da adlandırılan bu topolojide, çıkış gerilimini oluşturmak için 4 ayrı anahtarlama ve bir de belirsiz anahtarlama olmak üzere 5 durum söz konusudur [1,2,11].



Şekil 3: Bir fazlı tam dalga köprü evirici

Belirsiz durum, bütün anahtarların kesimde olduğu zaman aralığında gerçekleşir (Tablo 1) ve çıkış geriliminin $-V$ ya da $+V$ potansiyellerinden hangisinde olacağı önceden kestirilemez.

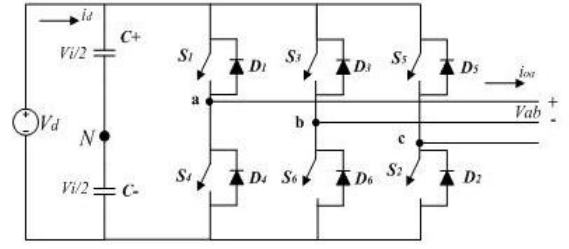
Tablo 1: H-köprüsünün anahtarlama durumları

Durum	Anahtarlama D.	Va	Vb	V
1	S_{1+} ve S_{2-} iletimde	$V/2$	$-V/2$	V
2	S_{1-} ve S_{2+} iletimde	$-V/2$	$V/2$	$-V$
3	S_{1+} ve S_{2+} iletimde	$V/2$	$V/2$	0
4	S_{1-} ve S_{2-} iletimde	$-V/2$	$-V/2$	0
5	Bütün anahtarlar kesimde	$-V/2$	$V/2$	$-V$
		$V/2$	$-V/2$	V

Tabloda görülen 1. ve 2. durumlar AA çıkış gerilimi üretmek için kullanılmaktadır. Bu anahtarlama durumlarını elde etmek için bipolar DGM tekniği kullanılırken, tek kutuplu (unipolar) DGM tekniği ile tablodaki 4 anahtarlama durumu elde edilir. Unipolar DGM sinyallerinde, $0 \leq \omega t \leq \pi$ zaman aralığında yük gerilimi V_L pozitif tepe ile sıfır arasında yer alırken, $\pi \leq \omega t \leq 2\pi$ zaman aralığında negatif tepe ile sıfır arasında değişir. Bu durumun gerçekleşmesi için taşıyıcı üçgen sinyalin, sinüsoidal modülasyon sinyalinden büyük olması gerekmektedir. Bipolar modülasyonda ise taşıyıcı sinyal, sinüsoidal referanstan daha düşük ise yük gerilimi pozitif değerdedir. Bipolar modülasyonla karşılaştırıldığında, unipolar modülasyon gerek taşıyıcı frekansının harmoniklerinde, gerekse yüksek temel frekans harmoniklerinde önemli avantajlara sahiptir [2,9-11].

2.2. Üç Fazlı Eviriciler

Üç fazlı eviriciler, bir fazlı topolojilerden farklı olarak orta ve yüksek güç sınıflarında yer alan güç kaynakları ve AA motor sürücülerinde yaygın olarak kullanılır. Üç fazlı evirici tasarımında kullanılan temel yapı Şekil 4'te görülmektedir. Evirici devre, çıkışta üç faz gerilim dalgalarını elde etmek için karşılıklı olarak $2\pi/3$ derece faz farkı olan üç adet yarım köprüden oluşmaktadır. Girişteki DA kaynağı ise genellikle tek faz ya da üç faz köprü doğrultuculardan elde edilebildiği gibi doğrudan bir batarya ile de sisteme enerji sağlayabilir. Sanal bir DA merkez üzerinde yer alan kare dalga faz gerilimleri Fourier serileri ile denklem 3-5'de görüldüğü gibi belirlenebilir.



Şekil 4: Temel üç fazlı evirici topolojisi

$$V_{a0} = \frac{2V_d}{\pi} \left[\cos \omega t - \frac{1}{3} \cos 3\omega t + \frac{1}{5} \cos 5\omega t - \dots \right] \quad (3)$$

$$V_{b0} = \frac{2V_d}{\pi} \left[\cos \left(\omega t - \frac{2\pi}{3} \right) - \frac{1}{3} \cos 3 \left(\omega t - \frac{2\pi}{3} \right) + \frac{1}{5} \cos 5 \left(\omega t - \frac{2\pi}{3} \right) - \dots \right] \quad (4)$$

$$V_{c0} = \frac{2V_d}{\pi} \left[\cos \left(\omega t + \frac{2\pi}{3} \right) - \frac{1}{3} \cos 3 \left(\omega t + \frac{2\pi}{3} \right) + \frac{1}{5} \cos 5 \left(\omega t + \frac{2\pi}{3} \right) - \dots \right] \quad (5)$$

Denklemlerde görüldüğü şekilde elde edilen faz gerilimleri kullanılarak hat gerilimleri Denklem 6 ile belirlenir.

$$\begin{aligned} V_{ab} &= V_{a0} - V_{b0} \\ V_{bc} &= V_{b0} - V_{c0} \\ V_{ca} &= V_{c0} - V_{a0} \end{aligned} \quad (6)$$

Eviricinin kontrolünde belirsiz durumları ortadan kaldırmak için her bir yarım köprünün kontrolü DGM ile 8 ayrı durumda gerçekleştirilir. Eviriciye uygulanan 8 ayrı anahtarlama durumundan sadece ikisinde sıfır değerinde AA hat gerilimi üretilirken diğer 6 durumda hat gerilimleri girişteki DA gerilime göre değişmektedir. Anahtarlama durumları kullanılarak elde edilecek çıkış gerilimi, DGM sinyallerine ve modülasyon indeksinin değerine göre belirlenir. Doğrusal modülasyon alanında ($m_i \leq 1$) temel faz geriliminin en büyük değeri $V_d/2$ olduğundan V_{AB} hat geriliminin en büyük değeri de $\sqrt{3}V_d/2$ ile sınırlanacaktır [1,2,13-15].

Tablo 2: Üç faz eviricinin anahtarlama durumları

Durum	Anahtarlama D. (S_n)	V_{AB}	V_B	V_A
1	1, 2 ve 6 iletimde	V_d	0	$-V_d$
2	2, 3 ve 1 iletimde	0	V_d	$-V_d$
3	3, 4 ve 2 iletimde	$-V_d$	V_d	0
4	4, 5 ve 3 iletimde	$-V_d$	0	V_d
5	5, 6 ve 4 iletimde	0	$-V_d$	V_d
6	6, 1 ve 5 iletimde	V_d	$-V_d$	0
7	1, 3 ve 5 iletimde	0	0	0
8	4, 6 ve 2 iletimde	0	0	0

Buna göre herhangi bir çıkış hat gerilimi, modülasyon indeksinin doğrusal alanında;

$$V_{AB} = V_{BC} = V_{CA} = m_i \frac{\sqrt{3}V_d}{2} \quad 0 < m_i \leq 1 \quad (7)$$

ve aşırı modülasyon alanında ise;

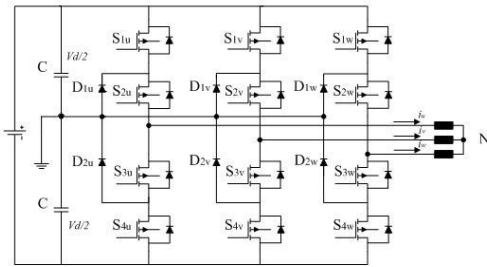
$$\frac{\sqrt{3}V_d}{2} < V_{AB} = V_{BC} = V_{CA} < \frac{4}{\pi} \frac{\sqrt{3}V_d}{2} \quad m_i \geq 1 \quad (8)$$

aralığında değer alacaktır. Belirtilen kontrol aralıklarının elde edilmesinde SDGM yönteminin yanı sıra uzay vektör DGM yöntemi de kullanılmaktadır [12-14]. Belirtilen kontrol aralıklarının elde edilmesinde darbe genişlik modülasyonu için kullanılan bipolar/unipolar SDGM yönteminin yanı sıra 8 ayrı anahtarlama durumunu oluşturmak için uzay vektör DGM yöntemi de kullanılmaktadır [14].

2.3. Çok Seviyeli Eviriciler

Çok seviyeli eviriciler, ilk olarak 1924 yılında Erwin Marx tarafından geliştirilen ve Marx jeneratörü olarak bilinen yüksek gerilim devresi ile dikkat çekmiştir. Son yıllarda geliştirilen ve yüksek gücün yanı sıra düşük harmonik distorsiyonu sağlayan çok seviyeli eviriciler, güç elektroniği uygulamalarında geniş bir kullanım alanına sahiptir. Düşük elektromanyetik (EMI) gürültüsüne sahip olmaları ve düşük frekanslardaki kontrollerde yüksek etkinlik sağlamalarından dolayı çok seviyeli eviriciler, bir fazlı ve üç fazlı eviriciler için uygun bir topolojidir. Evirici modüllerinin seri bağlantısı tek fazlı tam köprü (H-köprüsü) çalışma modunda, anahtarlama sıramalarını engelleyerek eviricinin yüksek güç uygulamalarında verimli olarak kullanımına imkân sağlar. Bununla birlikte, çok seviyeli eviriciler, diğer topolojilere göre çıkış gerilim ve akımlarında düşük harmonik bileşenlerine ve daha düşük dv/dt oranına sahiptir. Çok seviyeli eviricilerin kontrolünde 4 temel yöntem vardır. Bunlar; frekans anahtarlama yöntemi, uzay vektör kontrolü, geleneksel DGM kontrolü ve uzay vektör DGM yöntemidir. Çok seviyeli evirici topolojileri ise 3 grupta sınıflandırılmaktadır;

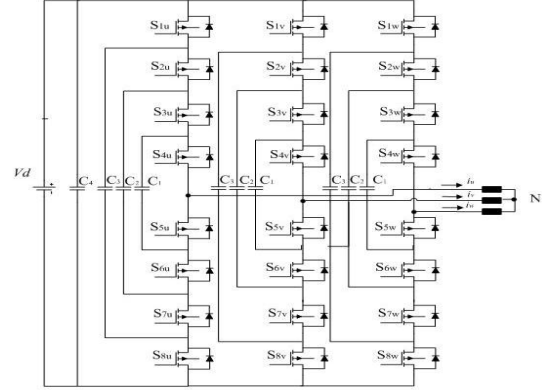
- Diyot-kenetli eviriciler
- Kondansatörlü eviriciler
- Kaskad eviriciler



Şekil 5: Üç seviyeli diyot kenetli evirici topolojisi

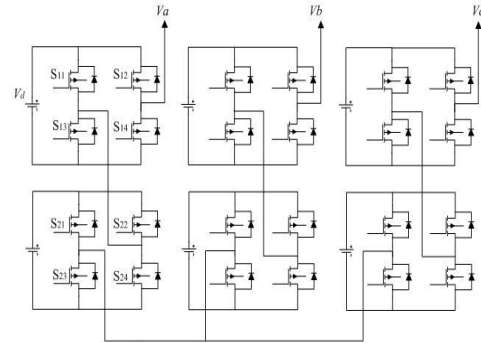
Bu üç topoloji sınıfına bağlı olarak değişik çok seviyeli evirici modelleri geliştirilmektedir. Bu topolojiler içerisinde kaskad eviriciler içerdikleri kat sayısına göre en az devre elemanına ihtiyaç duyan gruptur. Yapılan araştırma ve çalışmalarda çok seviyeli eviriciler, katman sayısı ve düşük değerdeki çıkış distorsiyonu ile dikkat çekmektedir. Kaskad eviriciler, bir dizi seri bağlı ve birbirinden bağımsız olarak kontrol edilebilen H-köprüleri ve çıkış gerilim seviyelerini belirleyen DA kaynak oranlarına sahiptir. Kaskad eviricilerde anahtarlama yöntemlerinin yanı sıra, girişteki DC kaynakların oranları da çıkış gerilimindeki harmonik distorsiyonunu azaltır [12-17]. Şekil 5'te Nabae tarafından oluşturulan [18] temel diyot kenetli topoloji görülmektedir. Bu topolojinin denetiminde diğer çok seviyeli eviricilerde olduğu gibi uzay vektör DGM yöntemi daha uygun kontrol sağlayacaktır. Eviricinin anahtarlama sıraları için oluşturulacak uzay vektör diyagramı $\pi/3$ derecelik aralıklarla yerleştirilmiş 6 ayrı

sektörden (S_1 - S_6) oluşacaktır. Her bir sektör ise 4 ayrı anahtarlama üçgeni (Δ_0 - Δ_3) yer alacaktır. N- seviyeli bir eviricide anahtarlama sayısı n^3 ile ifade edildiğinden dolayı, bu örnekte 27 anahtarlama durumu söz konusu olacaktır. Seviye sayısı arttıkça elde edilecek AA çıkış sinyalinin şekli de ideale yaklaşacaktır [15,17].



Şekil 6: Üç seviyeli kondansatörlü evirici topolojisi

Çok seviyeli eviricilerin yaygın olarak kullanılan bir diğer topolojisi Şekil 6'da görülen serbest kondansatörlü topolojidir. Kondansatörlü eviriciler, diyot kenetli yapıyla karşılaştırılacak olursa, m seviyeli bir evirici için (m-1) adet ana kondansatör ve (m-1).(m-2)/2 kadar da yardımcı kondansatör gereklidir. Bu topolojinin en önemli avantajları, filtre ihtiyacını ortadan kaldırması ve aktif ve reaktif güç akışını kontrol edebilmesidir. Buna rağmen, m seviyesinin artması ile kontrolün zorlaşması ciddi dezavantajlar doğurur [18-20].



Şekil 7: H-köprülü kaskad evirici topolojisi

Kaskad çok seviyeli eviriciler, seri bağlı H-köprülerinden oluşmaktadır. Bu eviricilerin genel özellikleri; bataryalar, güneş paneller ve ultrakondansatörler gibi kaynaklardan elde edilecek ayrı DA kaynakları (SDCS) kullanabilmeleridir. Şekil 7'de SDCS kaynaklardan beslenen çok seviyeli bir evirici görülmektedir. Her bir invertör seviyesi +Vdc, 0, -Vdc olmak üzere 3 ayrı çıkış gerilimi verir ve $S_1 \dots S_4$ anahtarlarının farklı kombinasyonlarına göre çıkışta AA gerilim sağlarlar. Bu tür çok seviyeli eviricilerin kontrolünde mikroişlemcilerin yanı sıra FPGA modülleri de kullanılmaktadır [21-23].

3. Sonuçlar

Bu çalışmada, evirici topolojileri ve tasarım özellikleri incelenmiştir. Evirici devreler, kesintisiz güç kaynaklarından

statik var kompanzatörlere kadar geniş bir uygulama alanına sahiptir. Güç sınıflarına göre incelendiğinde, bir fazlı eviricilerin düşük güç sınıfında, üç fazlı eviricilerin ise orta ve yüksek güç sınıflarında yer aldığı görülmektedir. Buna göre AA motor sürücüleri, esnek AA iletim sistemleri (FACTS) ve gerilim kompanzatörleri gibi yüksek güç gerektiren endüstriyel uygulamalarda üç fazlı evirici topolojileri ihtiyaca cevap verecektir. Üç fazlı topolojileri içerisinde, diyot kenetli evirici topolojisi (Tablo 3) alternatif topolojilere göre harmonik bastırma yönünden zayıf kalmakla birlikte en fazla elemana sahiptir. Serbest kondansatörlü topoloji, harmonik bastırma noktasında diyot kenetli yapıya göre daha başarılı olsa da evirici seviyesi arttığında devre elemanlarının denetimi zorlaşmaktadır.

Tablo 3: m seviyeli bir eviricinin topolojilere göre karşılaştırılması

	Bir Fazlı Topolojiler		Üç Fazlı Topolojiler		
	Yarım Dalga	Tam Dalga	Diyot Kenetli	Kondansatörlü	Kaskad
THD _V (%)	163	156	36,9	33,1	32,4
Anahtarlama Elemanı Sayısı	2	4	2(m-1)	2(m-1)	2(m-1)
Kenetli Diyot Sayısı	0	0	(m-1). (m-2)	0	0
DC Kondansatör Sayısı	2	2	(m-1)	(m-1)	(m-1)/2
Yardımcı Kondansatör Sayısı	0	0	0	(m-1) (m-2)/2	0
m=5 Örneği için Eleman Sayısı (Faz Başına)	-	-	24	18	10
Kullanım Alanları	< 2kV	< 2kV	Motor Sürme, STATCOM	Motor Sürme, STATCOM	PV, Motor Sürme, Batarya

H-köprülerinden oluşturulan kaskad bağlı evirici modelinde, gerek devre elemanlarının az olması, gerekse sadece yarıiletken elemanlar içermesi, topolojinin modülasyon tekniklerine uyumluluğunu da arttırmaktadır. Tablo 3'te görüldüğü gibi en az anahtarlama ve yardımcı elemana gereksinim duyan topoloji, kaskad bağlı evirici topolojisidir. Yarıiletken ağırlıklı bir topoloji olması kaskad eviricinin harmonik bastırmada en etkili sonucu verdiğini göstermektedir.

4. Kaynaklar

- [1] Bose, B.K., *Modern Power Electronics and AC Drives*, Prentice Hall Inc., USA, 2002
- [2] Rashid, M.H., *Power Electronics Handbook*, Academic Press, Florida USA, 2001
- [3] Nho, N.V. ve Bac, N. X., "Carrier Pwm Control Of Cascaded Hybrid NPC 3-Level Inverter And Two-Level Inverters", *Intl. Symposium on Electrical & Electronics Engineering*, 2007, pp. 59-65
- [4] Mohan, N., *Power Electronics-Converters, Application and Design*, John Wiley&Sons Inc., New York, 1995
- [5] Chatzakis, J., Kalaitzakis, K. ve Voulgaris, N.C., "A Bidirectional, Sinusoidal, High-Frequency Inverter Design", *IEEE Proc. Electr. Power Appl.*, Vol. 148, No. 4, pp. 315-321, July 2001
- [6] Ikonen, M., Laakkonen, O.ve Kettunen, M., "Two-Level And Three-Level Converter Comparison In Wind Power Application", *Proceedings of the Nordic Workshop on Power and Ind. Elec.*, 2006, pp. 215-219
- [7] Nandhakumar, S., ve Jeevananthan, S., "Inverted Sine Carrier Pulse Width Modulation For Fundamental Fortification In DC-AC Converters", *IEEE Power Electronics and Drive- Systems*, 2007, pp. 1028-1034
- [8] Naggar, K. ve Abdelhamid, T. H., "Selective Harmonic Elimination of New Family of Multilevel Inverters Using Genetic Algorithms", *Energy Conversion&Management*, Elsevier, Vol. 49, No.1, pp. 89-95, 2007
- [9] İsmail, B., Taib, S ve Isa, M., "Development of a Single Phase SPWM Microcontroller-Based Inverter", *IEEE 1st Intl. Power and Energy Conf.*, 2006, pp. 437-440
- [10] Halasz, S., Csonka, G., Hassan, A.A.M. ve Huu, B.T., "Analysis of the Unipolar PWM Techniques", *IEEE 8th MELECON*, 1996, pp. 353-356
- [11] Azli, N.A., ve Chong, Y.C., "Analysis on the Performance of a Three-phase Cascaded H-Bridge Multilevel Inverter", *IEEE 1st Intl. Power and Energy Conf. PECon*, 2006, pp. 405-410
- [12] Chen A. ve He, X., "Research on Hybrid-Clamped Multilevel- Inverter Topologies", *IEEE Trans. on Ind. Elec.*, Vol. 53, No. 6, ,pp. 1898-1907, 2006
- [13] Rodriguez, J. ve Leeb S.B., "A Multilevel Inverter Topology for Inductively Coupled Power Transfer", *IEEE Trans. on Power El.*, Vol.. 21, No. 6, pp. 1607-1617, 2006
- [14] Wen, X. ve Yin, X., "The SVPWM Fast Algorithm for Three-Phase Inverters", *The 8th IEEE Intl. Power Eng. Conf.*, 2007, pp. 1043-1047
- [15] Tsai, M.F ve Chen, H.C., "Design and Implementation of a CPLD-Based SVPWM ASIC for Variable Speed Control of AC Motor Drives", *IEEE Power Electronics and Drive- Systems*, 2001, pp 322-328
- [16] Gupta, A.K ve Khambadkone, A.M., "A Space Vector PWM Scheme for Multilevel Inverters Based on Two Level Space Vector PWM", *IEEE Trans. on Ind. Electronics*, Vol 53 No. 5, pp 1631-1639, 2006
- [17] Du, Z., Tolbert, L., Chiasson, J., ve Ozpineci, B., "A Cascade Multilevel Inverter Using a Single DC Source", *IEEE 21st APEC Conf.*, 2006 pp. 426-430
- [18] Nabae A., Takashi, I. ve Akagi H., "A New Neutral-Point Clamped PWM Inverter", *IEEE Trans. on Ind Appl.*, Vol 17 No. 5, pp. 518-523, 1981
- [19] Feng, C., Liang, J. ve Agelidis, V.G., "A Multi-Modular System Based On Parallel-Connected Multilevel Flying Capacitor Converters Controlled with Fundamental Frequency SPWM", *IEEE IECON*, 2006, pp 2360-2365
- [20] Song, B.M., Kim, J., Lai, J.S., Seong, K.C., Kim, H. J. ve Park, S.S., "A Multilevel Soft-Switching Inverter with Inductor Coupling", *IEEE Trans. On Ind. Appl.*, Vol. 37, No. 2, pp 628-636, 2001
- [21] Bai, Z., Zhang, Z. ve Y. Zhang, "A Generalized Three-Phase Multilevel Current Source Inverter with Carrier Phase-Shifted PWM", *IEEE PECS*, 2007, pp. 2055-2060
- [22] Chiasson, J., Tolbert, L. ve Du, Z., "Real-time Computer Control of a Multilevel Converter Using the Mathematical Theory of Resultants", *Math. and Comp. in Sim.*, Elsevier, Vol 63 No. 3-5, pp. 197-208, 2003
- [23] Ceglia G., Guzmán V., ve diğerleri, "A New Simplified Multilevel Inverter Topology for DC-AC Conversion", *IEEE Trans. on Power Elec.*, Vol. 21, No. 5, pp. 1311-1319, 2006