Güç Elektroniği Dönüştürücülerinin Yarıiletken Veriyapraklarına Dayalı Verim Hesaplama Yöntemi

Power Electronic Converter Efficiency Calculation Method Based on Semiconductor Datasheets

Ziya Özkan, Ahmet M. Hava

Elektrik ve Elektronik Mühendisliği
Orta Doğu Teknik Üniversitesi
ozziya@metu.edu.tr, hava@metu.edu.tr

Özet

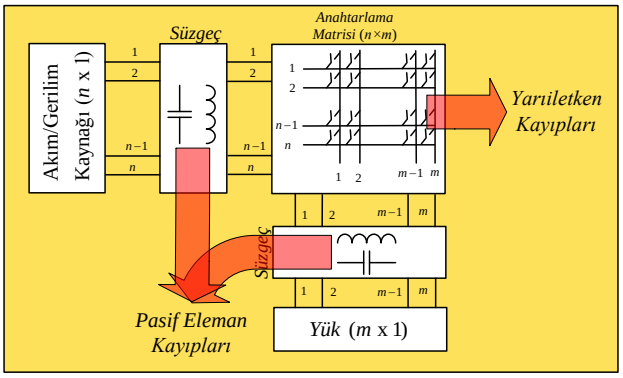
Güç elektroniği dönüştürücülerinde (GED) enerji verimi, kullanılan dönüştürücü topolojisine, yarıiletken anahtarlama matrisine, pasif süzgeç elemanlarına ve bunların birçok parametresine bağlıdır. Enerji veriminin ilkörnek öncesi hesapla kestirimi, zaman, emek ve kaynak tasarrufu sağlaması bakımından oldukça önemlidir. Bu çalışmada GED'lerde enerji verimi kestirimi için bir algoritma önerilip uygulanmıştır. Güç yarıiletken kayıplarının yarıiletken elemanların veriyaprağı bilgileri kullanılarak algoritmik olarak kestirimi gerçekleştirilmiştir.

Abstract

The energy efficiency of power electronic converters (PEC) is dependent on the converter topology, the semiconductor switching matrix, and the passive filter components and involves large number of parameters. Estimation of PEC efficiency prior to prototyping via calculation is quite important in terms of time, labor, and resource savings. This paper proposes and applies an energy efficiency estimation algorithm for PECs. Using the semiconductor component datasheets, the estimation of power semiconductor losses is performed algorithmically.

1. Giriş

Günümüzde elektrik enerjisi, kaynağından tüketildiği yüke modern güç elektroniği dönüştürücüleri (GED) üzerinden kullanıcının gereksinimi olan akım ve gerilimin, frekans ve şiddet değerine, sürekliliğine, gürültüden arındırılmışlık oranına bağlı olarak, şartlandırılarak aktarılır. GED'ler dc-dc, dc-ac, ac-ac ve ac-dc olmak üzere dört sınıfta toplanır. Uygulama gereksinimine bağlı olarak bu dönüştürücülerden en az biri ya da birkaçı ardışık bağlanarak şartlandırma yapılır. Modern GED'lerin temel devresi tipik olarak kHz üstü frekansta anahtarlanabilen, Şekil 1'de gösterilen anahtarlama matrisidir ve bu devre enerji depolama birimleri içermez. Ancak matrisin giriş ve çıkışlarındaki darbeler halindeki akım ve gerilim dalgalarının yumuşatılması için devrenin giriş ve çıkış taraflarına pasif kıpırtı süzgeçleri yerleştirilir. Anahtarlamada en yaygın yöntem darbe genişlik modülasyonudur (DGM, PWM) ve bu yöntemde gerilim/akım darbelerinin şiddeti sabit olup sıklığı ve genişliği değiştirilerek devrede akım/gerilim denetimi yapılır. Anahtarlama frekansı ne kadar yüksek olursa süzgeç boyutu da o kadar küçülür. Ancak anahtarlama kayıpları da artar. Artan güçlerde enerji veriminin önemi arttığından güç arttıkça anahtarlama frekansı azalır (1 kW'ta 100 kHz, 100 kW'ta 10 kHz, 1 MW'ta 1 kHz'den az). Böylece küçük boyutlu, ekonomik ve enerji dönüşüm verimi yüksek (tipik olarak 100 kW'ta % 95'in üzerinde verim) güç şartlandırıcıları/kaynakları elde edilir.



Şekil 1: GED temel yapısı ve pasif süzgeç ve yarıiletken kayıpları.

GEDlerde başarım ölçütleri arasında enerji dönüşüm verimi, enerji sarfiyatı, GED ömrü, boyut ve maliyeti baskın biçimde etkilemesi nedeniyle göz ardı edilemez bir öneme sahiptir. Dolayısıyla, tasarlanan bir ürünün uygulanabilirliği ve ticari başarısını belirleyen en önemli etmenlerdendir. Verim GEDlerdeki temel güç devresi elemanları kadar anahtarlama ve denetim yöntemleri ve parametrelerine de bağlıdır. Verimin ilkörnekleme öncesi doğru kestirimi ve tasarımın bilgisayar ortamında eniyileştirilmesi; zaman, emek, altyapı ve malzeme kaynakları, vb. tasarrufu açısından büyük önem ifade eder. Verimin pratik ve hassas kestirimi için anahtarlar ve pasif devre elemanlarının basit ve doğrulukla modellenmesi ve anahtarlama fonksiyonlarının tanımlanması gerekir. Böylece çeşitli devre topolojileri, devre elemanları, anahtar tipleri ve anahtarlama yöntemleri dikkate alınarak verim hesabı ve iyileştirmesi gerçeklenebilir. Yazında bu alanda çeşitli uygulama notları, bildiriler, vb. bulunmakla beraber, genel bir bakış açısı ile algoritmik bir yönteme gereksinim bulunmaktadır. Bu çalışmada algoritmik bir verim kestirim yöntemi önerilip uygulanmıştır.

GEDlerde dönüşüm verimini etkileyen temel etmenler pasif eleman kayıpları ve yarıiletken kayıplarıdır (Şekil 1). Pasif eleman kayıpları GEDlerdeki kondansatör (kontak direnci ve dielektrik kaybi) ve indüktör ve transformatörlerden (çekirdek

ve omik kayıpları) kaynaklanmakta olup, hesaplanması çalışma koşulları da hesaba katılarak, kabaca bu pasif elemanların eşdeğer seri ve paralel dirençlerinden yola çıkılmasıyla ya da ampirik formüllerle gerçekleştirilebilir ve bu konuda yazın zengindir. Yarıiletken kayıpları ise anahtarlama ve iletim kayıpları olup, yeterli doğrulukla hesaplanması modelleme karmaşası ve parametre çokluğu bakımından zorluklar içerir. Ancak yarıiletken kayıplarının doğru hesaplanmasının getirisi büyüktür; GED topoloji secimi ve değerlendirilmesi, yarıiletken anahtar ve anahtarlama frekansı seçimi ve sürme devresinin tasarımı, ısıl tasarım, vb. oldukça kolaylaşır, zaman, emek ve maliyet tasarrufu sağlanır. Bu çalışma özellikle yarıiletken kayıplarını veriyapragına dayalı olarak hesaplayan algoritmik bir hesaplama yöntemi sunmaktadır.

Yarıiletken kayıpları temelde anahtarlama, iletim ve tutma kayıplarından oluşmaktadır. Bunlardan tutma kayıpları çoğu uygulamada toplam yarıiletken kayıplarının çok az bir kısmını oluşturduğundan (<<1%) ihmal edilir. Dolayısıyla anahtarlama ve iletim kayıpları yarıiletken kayıplarının neredeyse tamamını oluşturur. GEDlerin anahtarlama ve iletim kayıplarını etkileyen başlıca etmenler ise anahtarların bireysel akım/gerilim zorlanmaları ve yarıiletkenlerin akım çalışma oranlarıdır (duty cycle). Bu çalışmada, önce, modern GEDlerin üç temel yarıiletkeni olan MOSFET, IGBT ve diyotların anlık iletim kayıpları ve bir anahtarlama olayı başına anahtarlama enerjileri veriyapraklarına ve bu anahtarların akım/gerilim zorlanmalarına bağlı olarak incelenmiştir. Sonrasında ise topoloji bağımlı olan temel periyot süresince ortalama güç (TPSOG) kaybı bu parametrelere bağlı olarak modellenmiştir. Önerilen algoritma ile bir fotovoltaik evirici GED devresinin anahtarlama matrisinin enerji verim eğrisi elde edilmiştir.

2. Yarıiletken Kayıpları

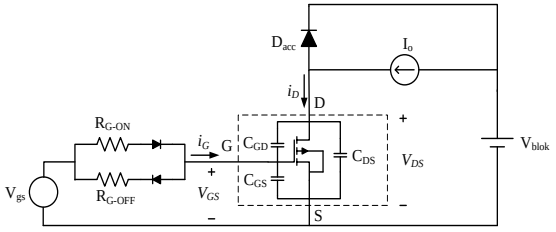
GED topolojilerinin gerçeklenmesinde yarıiletken anahtarlar devrenin akım, gerilim ve frekans temel tasarım buyukluklerine baglı olarak seçilir. Düşük gerilim (<1kV), yüksek frekansta (>25kHz) aktif anahtar olarak MOSFETler tercih edilirken, yüksek gerilim ve düşük frekansta IGBTler ön plana çıkar. Verim optimizasyonu için MOSFETlerin seçiminde $R_{DS\text{-}on}$ değeri ve kapı yük eğrileri önemliyken, IGBTlerde $R_{CE\text{-}on}$, $V_{CE\text{-}on}$ ve anahtarlama enerji eğrileri göz önüne alınır. Diyotların $R_{D\text{-}on}$ ve $V_{D\text{-}on}$ değerlerinin yanında ters toparlanma akımı karakteristiklerinin de hesaba katılması yüksek verim için önemlidir.

2.1 MOSFET Kayıpları

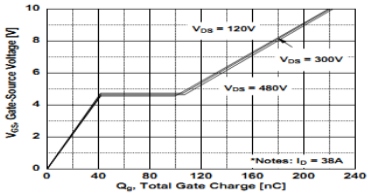
Çoğunluk taşıyıcısı yarıiletkenler olan MOSFETlerin (Şekil 2) anlık iletim kayıpları (1) de tanımlanan dirençsel kayıplardır (IGBT ve diyotlardaki gibi jonksiyon, birletim gerilim düşümü yoktur). Denklem (1)'den de anlaşılacağı üzere, MOSFET direnci $R_{DS\text{-}on}$, i_D MOSFET akımının, V_{GS} kapı geriliminin ve T_j jonksiyon sıcaklığının fonksiyonudur. Bu bağıntılar genellikle MOSFET veriyapraklarında verilmekte olup daha doğru anlık iletim güç kaybı yaklaşımı için çalışma koşulu parametrelerine bağlı olarak kullanılmalıdır.

$$P_{M-C}(t) = {i_D}^2(t) \cdot R_{DS-on}(i_D(t), V_{GS}, T_j) \quad (1)$$

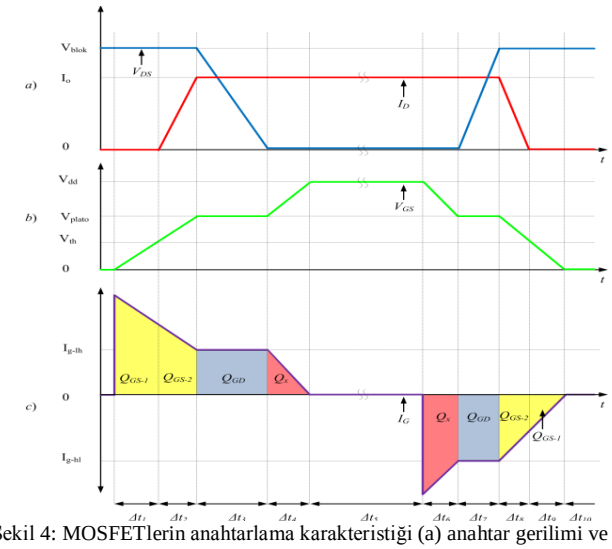
Diğer yarıiletkenlerdeki gibi, MOSFETlerin anahtarlama kayıpları da anlık güçten çok, anahtarlama başına enerji kaybından gidilerek hesaplanır. Bu enerji akım ve gerilimin yükselme ve alçalma zamanına bağlı olarak hesaplanır [1]. Yükselme/alçalma zamanları ise V_{GS} kapı gerilimiyle değişen anahtar parazitik kondansatörleri yerine, [2]'deki gibi Q_g-V_{GS} eğrileri ile daha doğru hesaplanır. Şekil 3'te [3]'teki MOSFET için Q_g-V_{GS} karakteristikleri verilmiştir. Şekil 4'te ise MOSFETlerin tipik iletim ve kesime geçme sırasındaki terminal akım/gerilimleri verilmiştir. Bu grafikten hareketle, akım yükselme/alçalma sürelerinde sabit i_G varsayarak ve $R_{G\text{-}on}$ ve $R_{G\text{-}off}$ dirençlerinin de bilgisiyle anahtarlama yükselme/alçalma süreleri [2]'deki gibi hesaplanabilir. Bu sürelerin kullanıldığı MOSFET gerilim/akım yükselme ve alçalmalarından kaynaklanan anahtarlama enerjisi bileşeni (2)'de verilmiştir. MOSFETlerin çıkış sığası (C_{DS}+C_{GD}), anahtar iletime geçerken MOSFET üzerinde (3)'teki gibi enerji kayıpları yaratır. Bunların yanında sert anahtarlama yapan bir GEDde MOSFET hızlı anahtar olarak kullanılmışsa bu kayıp enerjilere genelde eşlik eden diyot (Şekil 2'de D_{acc} gibi) ters toparlanmasından kaynaklı kayıp enerjiler (4)'te kapsanir. Bir MOSFET'teki temel anahtarlama kayıpları bu üç bileşenin toplamıdır (5).



Şekil 2: MOSFET anahtarlama test devresi.



Şekil 3: [3]'teki MOSFETin Q_g-V_{GS} karakteristiği.



Şekil 4: MOSFETlerin anahtarlama karakteristiği (a) anahtar gerilimi ve akımı, (b) kapı gerilimi, (c) kapı akımı.

$$E_{M-SW-r-f} = \frac{1}{2} V_{block} I_o \left(t_{r-i} + t_{r-v} + t_{f-i} + t_{f-v}\right) \quad (2)$$

$$E_{M-SW-COSS} = \frac{1}{2} C_{oss} {V_{block}}^2 \quad (3)$$

$$E_{M-SW-Q-rr} = V_{block} Q_{rr} \quad (4)$$

$$E_{M-SW} = E_{M-SW-r-f} + E_{M-SW-C-OSS} + E_{M-SW-Q-rr} \quad (5)$$

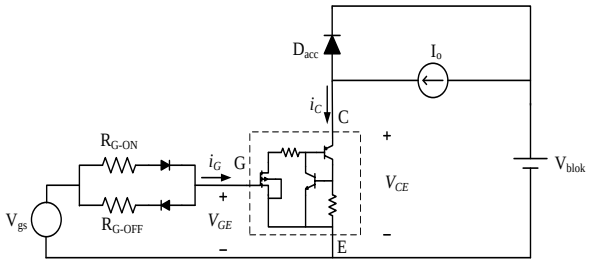
2.2 IGBT Kayıpları

Şekil 5'teki test devresi, parazitik elemanlarıyla birlikte gösterilen bir IGBT'ye aittir [4]. Azınlık taşıyıcısı olan IGBTlerin anlık iletim kayıpları iletim direnci (R_{CE-ON}) ve sabit gerilim düşümü (V_{CE-ON}) değerlerine (6)'daki gibi bağımlıdır [5]. Şekil 6'da gösterildiği gibi V_{CE-ON} doğrudan elde edilebilir. R_{CE-ON} değeri ise V_{GE} değerine göre (7)'deki gibi eğimden hesaplanır.

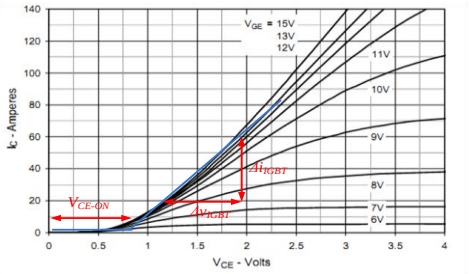
$$P_{IGBT-C}(t) = i_C(t) \cdot V_{CE-ON} + {i_C}^2(t) \cdot R_{CE-ON} \quad (6)$$

$$R_{CE-ON} = \frac{\Delta v_{IGBT}}{\Delta i_{IGBT}} \quad (7)$$

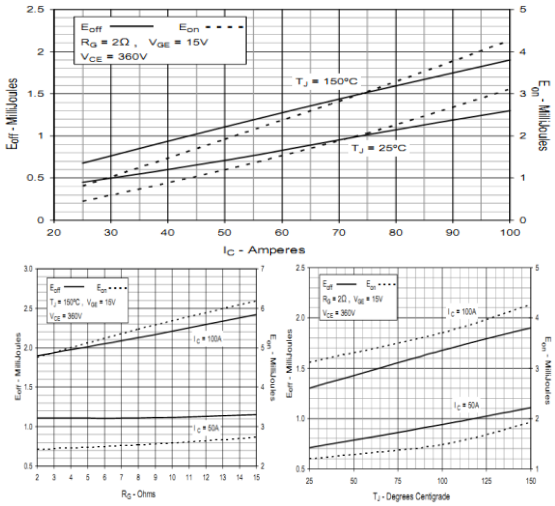
İletimde ve kesimde olmak üzere IGBTlerin anahtarlama enerjileri, MOSFET'lerden farklı olarak i_C, T_j ve değişen R_G değerleri için genelde IGBT veriyaprağında sağlanmaktadır (Şekil 7, [6]). Bu grafiklerden i_C-E_{on} ve i_C-E_{off} eğrilerine ikinci dereceden polinom yakınsaması yapmak ve diğer eğrileri verilen bir test çalışma koşullarına göre oranlayarak enerji kayıp polinomuna ölçek çarpanı olarak yansıtmak gerekir.



Şekil 5: IGBTnin parazitiklerininde gösterildiği anahtarlama test devresi.



Şekil 6: [6]'daki IGBTnin i_C-V_{CE} grafiği.



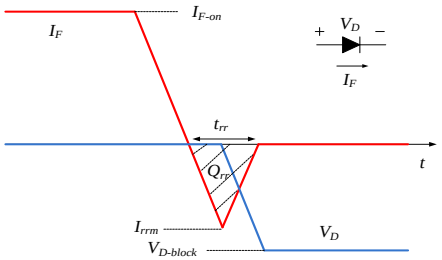
Şekil 7: [6] daki IGBTnin anahtarlama enerjilerinin i_c, R_G ve T_j ile değişimi.

2.3 Diyot Kayıpları

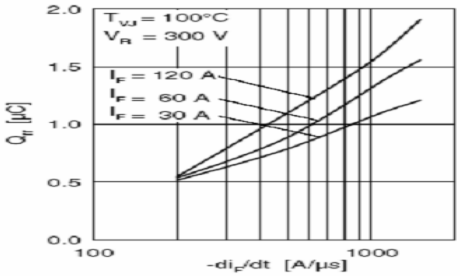
Diyotların anlık iletim kayıpları (8) ile (IGBTdeki gibi) hesaplanır. Burada V_{D-ON} ve R_{D-ON} IGBTdeki V_{CE-ON} ve R_{CE-ON} parametrelerine benzer şekilde elde edilir [5]. Diyotların anahtarlama enerji kayıpları ters toparlanma akımından dolayı akım kesimi sırasında olur. Şekil 8'de diyotun ters toparlanması kesim sırasındaki terminal akım ve gerilimiyle gösterilmiştir. Diyotların çalışma koşuluna bağımlı olan ters toparlanma yüküyle ve tuttukları gerilimle ilişkili olan anahtarlama enerjileri (9)'daki gibi formülize edilebilir. Diyotun kesim sırasındaki ters yükü; ileri yöndeki akım, kesilen akımının iniş hızı (türevi) ve sıcaklık gibi parametrelerle değişir. Bu parametrelerden kesilen akımının iniş hızıyla ilişki örnek olarak [6]'daki diyot için Şekil 9'da verilmiştir. Bu parametrelerin hesaba katılması polinom yakınsamasıyla ve çalışma koşullarına bağlı ölçek katsayılarının kullanılmasıyla gerçekleştirilebilir. Güç yarıiletken teknolojisinin ilerlemesiyle diyotlardaki ters akım problemi ve dolayısıyla ters yük ve buna bağlı kayıplar oldukça azaltılmıştır.

$$P_{D-C}(t) = i_F(t) \cdot V_{D-ON} + {i_F}^2(t) \cdot R_{D-ON} \quad (8)$$

$$E_{D-SW} = \frac{V_{D-block} \cdot Q_{rr}(I_{F-ON}, dI_F/dt)}{4} \quad (9)$$



Şekil 8: Bir güç diyotunun sert kesiminde ters toparlanma olayını gösteren terminal akım ve gerilimleri.



Şekil 9: [6] daki diyot için ters toparlanma yükünün diyot akımının azalma hızına bağımlılık grafiği.

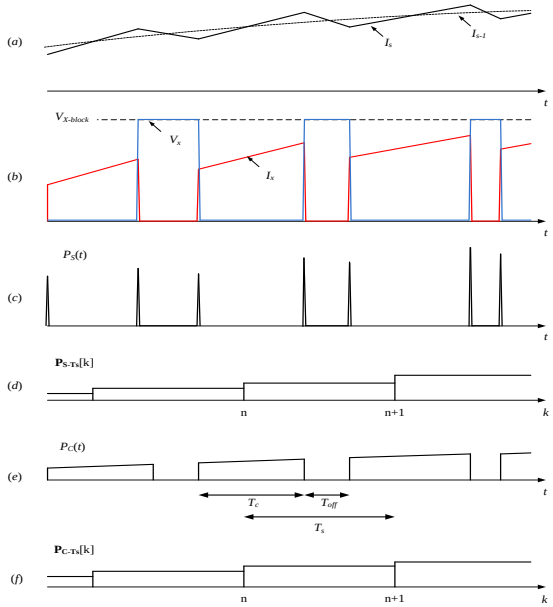
3. Anahtarlama Periyodundaki ve Temel Periyottaki Kayıpların Modellenmesi

TPSOG yönteminde, temel GED yarıiletkenlerinin anlık iletim kayıplarının ve iletime/kesime geçerkenki anahtarlama kayıp enerjilerinin bir anahtarlama periyodundaki (T_s) değerlerinin hesaplanması gereklidir. Sırasıyla (10) ve (11)'de iletim ve anahtarlama kayıplarının bir periyot için nasıl hesaplanabileceği gösterilmiştir. Şekil 10'da ise bu işlem bir anahtar için görselleştirilmiştir. Şekil 10'da, denklem (10) ve (11)'de k anahtarlama indeksi olup en yüksek değeri (k_{max}) bir temel periyodun (T_e, ortalama kayıpların tekrar ettiği periyot) anahtarlama periyoduna oranının tam değeridir. Şekil 10 (a)'daki akım, (b)'de gösterildiği gibi söz konusu anahtar iletime geçtiğinde bu anahtardan akmaktadır (kırmızı). Kesim

sürelerinde ise bu anahtar GED devresi içerisindeki konumu itibarıyla bir gerilim tutmaktadır (V_{blok}). İşte bu akım ve gerilim söz konusu yarıiletkenin T_s boyunca akım/gerilim zorlanmalarıdır. Şekil 10 (c)'de bu anahtar üzerinde harcanan anlık anahtarlama kayıpları sembolik olarak gösterilmiştir. Bu anlık anahtarlama kayıpları enerji cinsinden yazılarak T_s'e bölündüğünde Şekil 10 (d)'deki gibi bir anahtarlama periyodu boyunca ortalama kayıp anahtarlama gücü elde edilir. Benzer şekilde bu anahtarın iletim kayıpları [Şekil 10 (e)], bir anahtarlama periyodu ortalaması alınarak Şekil 10 (f)'deki gibi hesaplanabilir.

$$\mathbf{P}_{\mathbf{C\text{-}T_s}}[k] = \frac{1}{T_s}\int_{kT_s}^{(k+1)T_s} P_C(t)dt \tag{10}$$

$$\mathbf{P}_{\mathbf{S\text{-}T_s}}[k] = \frac{1}{T_s}\sum E_{SW}\Big|_{kT_s}^{(k+1)T_s} \tag{11}$$



Şekil 10: Bir GED topolojisine ait sert anahtarlama yapan bir anahtar için iletim ve anahtarlama kayıplarının hesaplanmasının gösterimi.

Sabit anahtarlama frekanslı bir devrede (10) ve (11)'de verilen denklemler, yarıiletkenin akım çalışma oranına ($d_i=T_c/T_s$) bağımlı olarak yazılabilir. Bu iletim ve anahtarlama kayıpları denklemlerinin IGBTler için düzenlenmiş hali (12) ve (13)'teki gibidir. Bu denklemlerde $k\omega T_s$ zaman indeksini, $\mathbf{Z_{E\text{-}ON}}$ ve $\mathbf{Z_{E\text{-}OFF}}$ iletim ve kesime geçerkenki enerji kayıplarının anahtarın test edildiği gerilimdeki değerlerinin anahtarın devredeki tutma gerilimine ölçeklenmiş (tercihen) polinom fonksiyonlarıdır. Denklem (13)'teki gibi anahtarlama kayıplarının hesaplanmasında genelde çarpan olarak bulunan ve (14)'te tanımlanan fonksiyon ise bir anahtarın zaman indeksine karşılık gelen tam iletim ya da tam kesim durumunda oluşan sıfır anahtarlama enerjisi kayıplarının anahtar akım çalışma oranı [$d_i(k\omega T_s)$] ile olan ilişkisini gösterir.

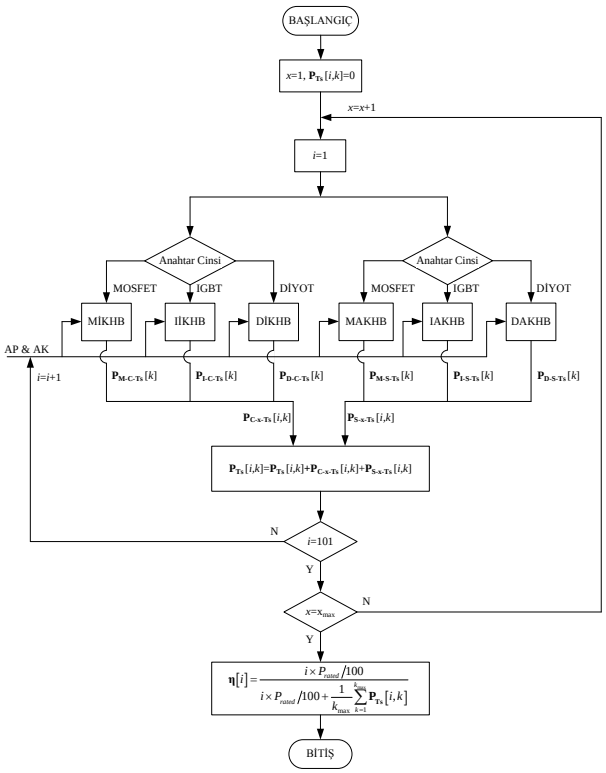
$$\mathbf{P}_{\mathbf{I\text{-}C\text{-}T_s}}[k] = d_i(k\omega T_s)\cdot\left[i_C(k\omega T_s)\cdot V_{CE-ON} + i_C{}^2(k\omega T_s)\cdot R_{CE-ON}(T_j)\right] \tag{12}$$

$$\mathbf{P}_{\mathbf{I\text{-}S\text{-}T_s}}[k] = f(d_i(k\omega T_s))\cdot\frac{1}{T_s}\left[\mathbf{Z}_{\mathbf{E\text{-}ON}}(i_C(k\omega T_s)) + \mathbf{Z}_{\mathbf{E\text{-}OFF}}(i_C(k\omega T_s))\right] \tag{13}$$

$$f(d_i(k\omega T_s)) \triangleq \mathrm{sgn}(d_i(k\omega T_s))\cdot\mathrm{sgn}(1-d_i(k\omega T_s)) \tag{14}$$

Sert anahtarlama koşullarındaki bir anahtarın bir temel periyottaki yarıiletken kayıpları anahtar parametreleri ve anahtar akım/gerilim zorlanmalarıyla ilişkilendirilmesiyle GED'lerde enerji dönüşüm verimi hesabının anahtarların akım çalışma oranlarına bağlı olduğu görülmüştür. Akım çalışma oranı ise DGM yapan bir GED'in sadece dc-dc dönüştürücü olması durumunda sabit kalır. Diğer durumlarda ise akım çalışma oranı değişken olup, GED yarıiletken kayıpları da bu oranla birlikte zamana göre değişir. TPSOG yöntemi böyle bir durumda kayıp ve verim hesabı için kolaylıkla uygulanabilir.

Şekil 11'de TPSOG yöntemi basit akış diyagramıyla gösterilmiştir. Bu diyagramda MİKHB, MOSFET iletim kaybı hesaplama bloğuna karşılık gelmekte olup bu bloklara anahtar parametreleri [(AP), mesela bu bloğa sonuçların istendiği şartlardaki MOSFET $R_{DS\text{-}on}$ değeri] ve anahtarlama koşulları [(AK), gerilim/akım zorlanmaları, akım çalışma oranı] T_e (mesela dc-ac GEDler için bu süre tam şebeke periyodu alınabilir) için girdi olarak verilir ve çıktı olarak bu periyot boyunca her anahtarlama periyoduna karşılık gelen ortalama güç vektörü alınır. Bütün anahtarlar için iletim ve anahtarlama kayıp vektörleri bu şekilde elde edildikten sonra bu vektör elemanlarının toplamı k_{max}'a bölünerek yarıiletkenlerde kaybolan toplam güç bulunur ve yükleme indeksine bağlı olarak verim hesaplanır. Aynı işlem artan yükleme indekslerinde elde edilerek tam yüke kadar yükleme-verim grafiği elde edilir.

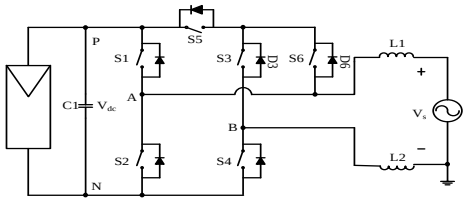


Şekil 11: Bir GEDin değişik yüzde yüklemelerde yarıiletken verim karakterizasyonu algoritması (i: yüklenme indisi, x: yarıiletken indisi).

4. Bir Fotovoltaik Evirici için Uygulama

Önerilen TPSOG yöntemi [7]'de önerilen ve Şekil 12'de gösterilen trafosuz üç seviyeli fotovoltaik evirici için uygulanmış, 10 kW tam yük, 400V dc bara, 2 mH toplam filtre bobini, 0.9 modülasyon indeksi (M) ve 220 V/50 Hz şebeke için [6]'daki IGBT ve diyot seçilmiş ve anahtar parametreleri bu veriyaprağından elde edilmiştir. Anahtarlama koşullarından

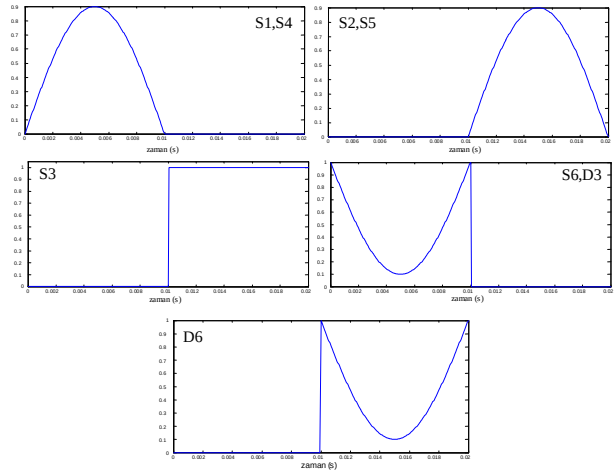
akım/gerilim zorlanmaları GED'in yüklenmesine, DC bara gerilimine ve anahtarların topolojik yerleşimine bağlıdır. Topoloji üzerindeki anahtarların akım çalışma oranları (15)'teki gibi GED'in çıkış gerilimi çalışma oranıyla bağıntılıdır. Çıkış gerilimi çalışma oranı ise ideal ve pratik olarak (16)'daki gibi alınabilir. Bu koşullarda, anahtarların akım çalışma oranları bir şebeke periyodunda Şekil 13'teki gibi elde edilir. Şekil 14'te TPSOG yöntemi ile S1 anahtarı için tam yükte bir şebeke periyodu boyunca hesaplanmış anahtarlama ve iletim kayıpları anahtarlama periyodu başına ortalama güç olarak verilmiştir. Şekil 15'te bu işlemin tam yüke kadar değişen yük koşullarına karşılık verim eğrisi gösterilmiştir. Bu eğride düşük yüklemedeki düşük verim yarıiletkenlerin sabit kayıplarından kaynaklanmakta olup 1 kW civarından sonraki verim düşümü çoğunlukla yarıiletkenlerin iletim kayıplarından kaynaklanır. GED'lerin yarıiletken verim karakteristiklerine dair daha ayrıntılı bir araştırma [8]'de bulunabilir.



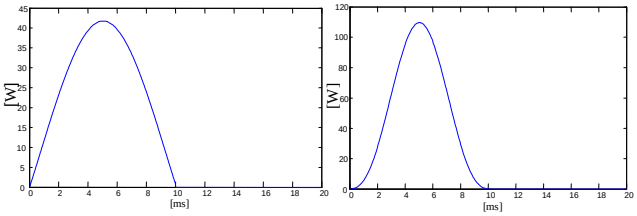
Şekil 12: [7]'de önerilen trafosuz fotovoltaik evirici topolojisi.

$$d_i(\theta)=\begin{cases} d_v(\theta) & \text{aktif} \\ 1-d_v(\theta) & \text{sifir} \\ 1 & \text{iletimde} \\ 0 & \text{kesimde} \end{cases} \quad (15)$$

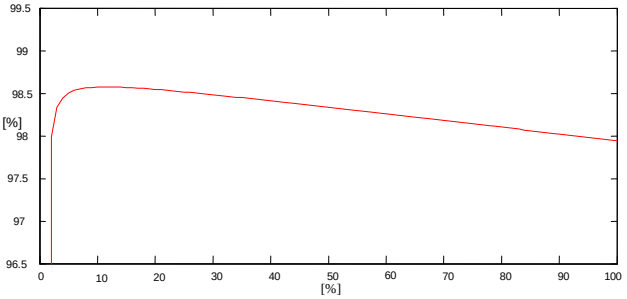
$$d_v(\theta)=\begin{cases} M\sin(\theta), & 0<\theta\le\pi \\ -M\sin(\theta), & \pi<\theta\le 2\pi \end{cases} \quad (16)$$



Şekil 13: [7]'deki fotovoltaik evirici topolojisine ait anahtarların M=0.9'da bir tam şebeke periyodu için akım çalışma oranları.



Şekil 14: Şekil 12'deki topolojinin S1 anahtarının bir şebeke periyodu boyunca anahtarlama periyodu başına ortalama anahtarlama (sol) ve iletim (sağ) güç kayıpları.



Şekil 15: [7]'deki fotovoltaik evirici yapısının (Şekil 12) 10 kW tasarım için yüklemeye karşılık yarıiletken verim eğrisi.

5. Sonuç

Güç elektroniği dönüştürücülerinde (GED) enerji verimi, dönüştürücülerin topolojisine, yarıiletken anahtarlama matrisi ve pasif süzgeç elemanlarına ve bunların birçok parametresine bağlıdır. Enerji veriminin ilkörnek öncesi hesapla kestirimi zaman, emek, kaynak tasarrufu sağlaması bakımından oldukça önemlidir. Bu çalışmada GED'lerde enerji verimi kestirimi için bir algoritma önerilip uygulanmıştır. Yöntemde yarıiletken güç anahtarlarının iletim ve anahtarlama kayıpları modellenip, yarıiletken devre elemanı veri yaprağı bilgileri kullanarak hesaplar önce anahtarlama periyodu başına, sonra da temel periyot başına hesaplanıp ortalandıktan sonra GED toplam kayıpları bulunur ve verim değeri hesaplanır. Yöntemin uygulaması anahtarların akım çalışma oranı fonksiyonlarının bilinmesi gereklidir. Yöntem ile bir GED'in çeşitli yüklenmeler durumunda verimi kolayca hesaplanır. Yöntemin getirisi boyutlandırma, tasarım, başarım kestirimi açısından büyük olup zaman, emek, malzeme ve kaynak kazandırımı bakımından üstündür. Yöntem bir fotovoltaik evirici için uygulanıp verim karakteristiği çıkarılmıştır. Yöntemin özellikle arge ve tasarım mühendislerine kolaylık sağlaması söz konusudur.

6. Kaynaklar

[1] D. Graovac, M. Pürschel ve A. Kiep, "MOSFET Power Losses Calculation Using the Data-Sheet Parameters", Infenion Uygulama Notu, V1.1, Temmuz 2006.

[2] J. Klein, "AN-6005 Synchronous buck MOSFET loss calculations with Excel model", Fairchild Uyg. Notu,: *http://www.fairchildsemi.com/an/AN/AN-6005.pdf*.

[3] FCA76N60N Yarıiletken Veriyaprağı,: *http://www.fairchildsemi.com/ds/FC/FCA76N60N.pdf*.

[4] K. J. Um, "Application Note 9020 IGBT Basic II",: *http://www.fairchildsemi.com/an/AN/AN-9020.pdf*.

[5] D. Graovac ve M. Pürschel, "IGBT Power Losses Calculation Using the Data-Sheet Parameters", Infineon Uygulama Notu, V1.1, Ocak 2009.

[6] IXXK100N60C3H1 Semiconductor Datasheet, available on: *http://ixdev.ixys.com/DataSheet/DS100283A(IXXK-X100N60C3H1).pdf*.

[7] Z. Özkan ve A.M. Hava "Leakage Current Analysis of Grid-connected Transformerless Solar Inverters with Zero Vector Isolation", IEEE-ECCE 2011 Konf., pp. 2460-2466, 17-22 Eylül 2011.

[8] Z. Özkan, "Şebeke Bağlantılı Tek Faz Çok-kVA Trafosuz Güneş Eviricilerinin Kaçak Akım ve Enerji Verimi Analizleri," Yüksek Lisans Tezi, Ortadoğu Teknik Üniversitesi, Elektrik ve Elektronik Mühendisliği, Ankara, Şubat 2012.